

Lucrarea nr. 4

Circuite de incrementare / decrementare

1. Scopul lucrării

Se urmărește studiul circuitelor de incrementare / decrementare.

2. Aspecte teoretice

Incrementarea este operația aritmetică, care realizează sumarea cu 1 a unui număr binar reprezentat pe n biți.

Pentru a găsi o soluție cât mai directă pentru un circuit de incrementare se va analiza un șir de câteva numere naturale reprezentate în binar: 0000, 0001, 0010, 0011, 0100, 0101, 0111, 1000, 1001, 1010, 1011, 1100, 1101, 1110, 1111

Se pot face următoarele observații: bitul cel mai puțin semnificativ, comută la fiecare incrementare, bitul următor comută ori de câte ori cel anterior a avut valoarea 1 și așa mai departe. Rezultă o regulă generală evidentă: bitul de ordinul binar i comută atunci când toți biții de ordine binare inferioare au valoarea 1, iar bitul cel mai puțin semnificativ comută la fiecare incrementare .

Circuitul logic ce poate realiza complementarea comandată a unui bit este poarta XOR așa cum se arată în fig. 4.1.

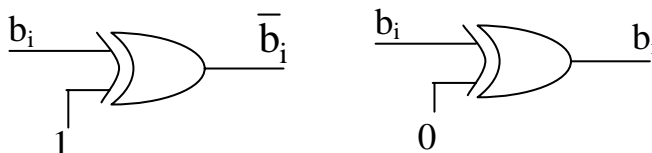


Fig. 4.1.

Dacă numărul pe care dorim să-l incrementăm este $b_{n-1}, b_{n-2}, \dots, b_0$ atunci pentru fiecare bit b_i (cu excepția lui b_0 pentru care este suficient un inversor) vom folosi un circuit XOR cu o intrare conectată la b_i și cealaltă conectată la ieșirea C_{i-1} (de comandă a complementării) a unei porți AND cu i intrări conectate la biții $b_{i-1} \dots b_0$ (fig. 4.2.).

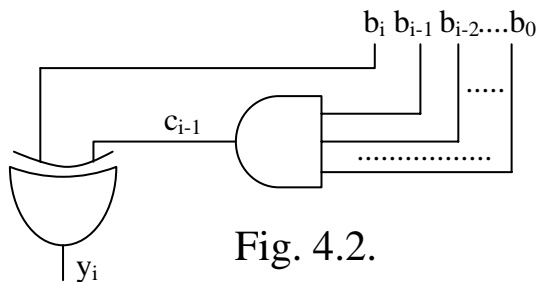


Fig. 4.2.

Rezultă ecuațiile care descriu comportarea ieșirilor circuitului de incrementare:

$$y_0 = \bar{b}_0$$

$$y_1 = b_1 \oplus c_0 = b_1 \oplus b_0$$

$$y_2 = b_2 \oplus c_1 = b_2 \oplus (b_0 b_1)$$

.....

$$y_i = b_i \oplus c_{i-1} = b_i \oplus (b_0 b_1 \dots b_{i-1})$$

Se observă că expresiile cu indicele mai mic decât i sunt toate „prefixe” ale expresiei c_i .

Pornind de la algoritmul evidențiat mai sus se poate concepe structura unui circuit de incrementare așa cum este indicat în fig. 4.3.

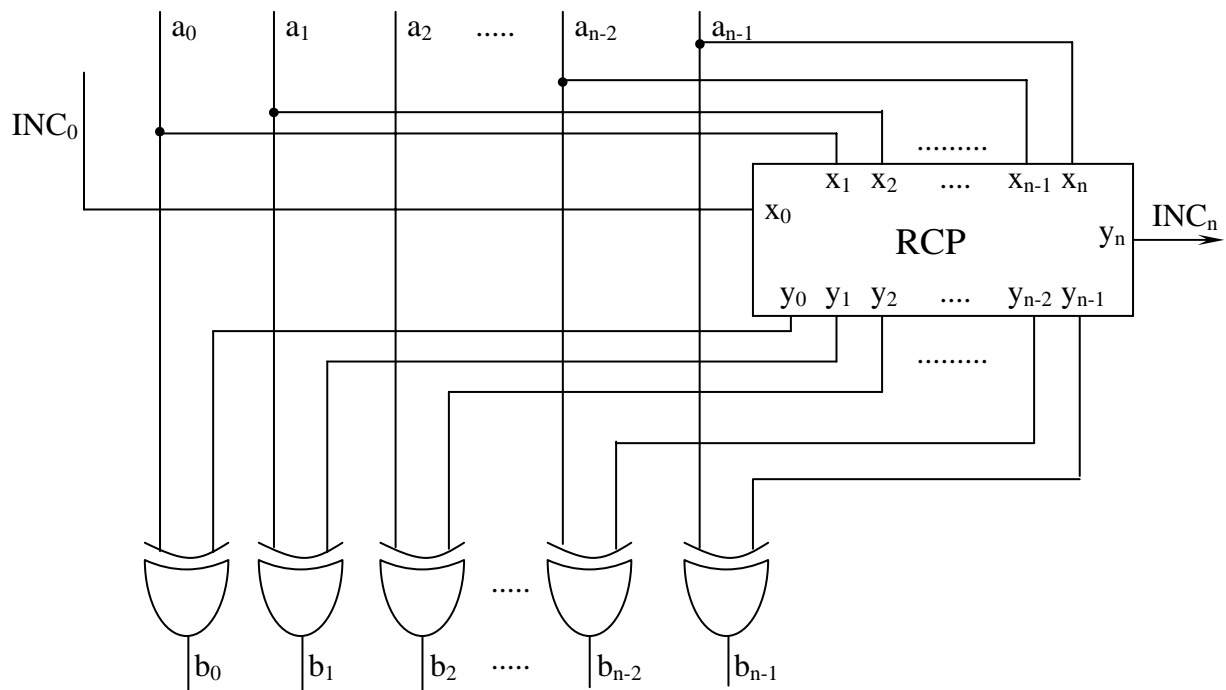


Fig. 4.3.

unde:

- $a_{n-1} a_{n-2} \dots a_0$ este numărul de incrementat;
- $b_{n-1} b_{n-2} \dots b_0$ este rezultatul incrementării;
- INC_0 este semnal de comandă al incrementării;
- INC_n este semnal ce semnifică depășirea capacității;
- RCP este rețea pentru calculul prefixelor realizată din porți AND.

Pentru $INC_0=0$, toate ieșirile RCP vor fi 0, niciunul dintre XOR-uri nerealizând complementarea intrării ce i-a fost alocată.

Pentru $INC_0=1$, primul XOR va complementa bitul cel mai puțin semnificativ al numărului aplicat la intrare, a_0 , iar celelalte vor

complementa numai dacă ordinele binare anterioare ale intrărilor au toate valoarea 1.

Pentru realizarea operației pereche, decrementarea, se pornește de la observația că la această operație bitul a_i se complementează numai dacă toți biții anteriori au valoarea zero.

Va trebui să se introducă un nivel de circuite care să asigure inversarea biților aplicați la intrările x_1, x_2, \dots, x_n ale RCP.

Circuitul care calculează, comandat de semnalul I/D, incrementarea (I/D=1) sau decrementarea (I/D=0), va realiza complementarea printr-un nivel de XOR-uri ce au pe o intrare a_i ($i=0, \dots, n-1$) iar pe cealaltă semnalul I/D (fig. 4.4).

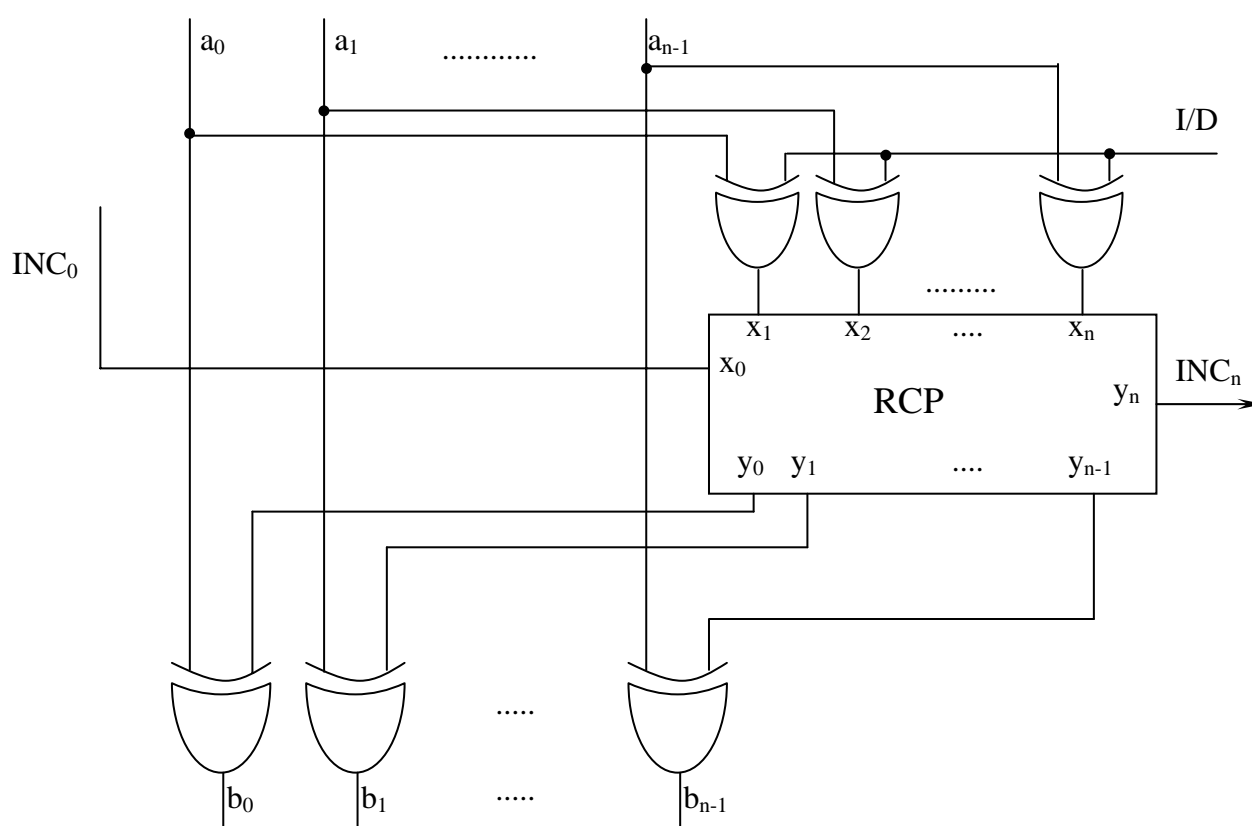


Fig. 4.4.

3. Desfășurarea lucrării

Se va realiza un circuit de incrementare / decrementare pentru un număr de 4 biți $a_3a_2a_1a_0$, care va realiza incrementare pentru semnalul $I/D=1$, atunci când $INC_0=1$, și va realiza decrementare pentru semnalul $I/D=0$, atunci când $INC_0=1$.

4. Conținutul referatului

Referatul va cuprinde următoarele:

- aspecte teoretice ale lucrării;
- schema circuitului de incrementare / decrementare;
- concluzii referitoare la operația de incrementare / decrementare.