

CAPITOLUL 5

TEHNICI DE DETECȚIE A ERORILOR

5.1. Introducere

Evidențierea stării eronate a unui echipament, stare care se datorează fie erorilor de proiectare, fie defectărilor elementelor componente, se realizează prin introducerea în structura echipamentului a unor componente suplimentare (*hardware* sau *software*) urmând ca ulterior, celelalte faze ale toleranței la defectare să mascheze aceste erori sau defecte fizice. Astfel un echipament testabil conține pe lângă elementele funcționale de bază o serie de elemente pentru testabilitate (figura 5.1).

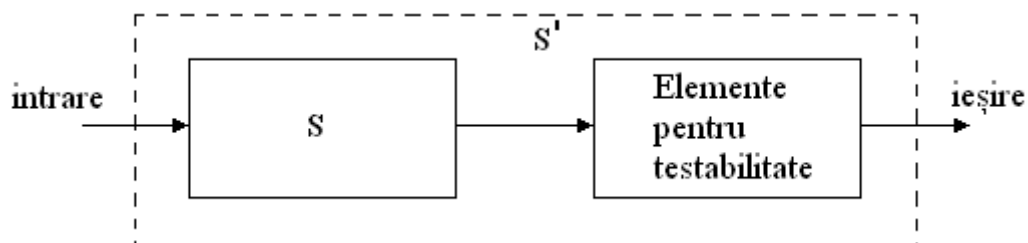


Fig. 5.1. Structura unui echipament testabil

În funcție de scopul urmărit, testele aplicate echipamentelor se pot clasifica astfel:

- *Teste pentru verificarea funcționării*, orientate spre o verificare de conformitate cu specificarea funcțională a echipamentului.
- *Teste de încredere*, pentru verificarea diferitelor funcții ale echipamentului în scopul obținerii datelor asupra stării echipamentului. Aceste teste sunt utilizate de regulă după o intervenție corectivă în echipament, sau una periodică, în cazul programului de mentenanță preventivă.
- *Teste de diagnostic*, în vederea operațiilor de înlocuire sau reglare necesare, după detectarea unei defectări a echipamentului.

Pentru realizarea în bune condiții a unei testări, elementele suplimentare introduse pentru asigurarea testabilității echipamentului, trebuie să îndeplinească condițiile următoare:

- să se bazeze pe specificațiile echipamentului;
- să testeze toate specificațiile posibile ale echipamentului, pentru a se realiza o testare completă a acestuia;
- defectările echipamentului să nu conducă la defectarea elementelor care realizează testarea.

În cazul echipamentelor tolerante la defectări detecția stărilor eronate se poate face în două moduri:

- Aplicând blocului S un test după generarea semnalelor de ieșire, dar înainte ca acestea să fie evidențiate la ieșirea blocului S' (figura 5.1), urmând ca apoi să se aplice una din tehnicile de tolerare a defectărilor.
- Dând echipamentului o structură de tip autotestabil care va însemna o testare continuă în timpul funcționării normale a acestuia, fiind astfel înlăturate activitățile echipamentului scurse între tranziția eronată și aplicarea testului, rezultând și un timp mai redus de restabilire a echipamentului.

În funcție de principiile care stau la baza generării lor, aceste teste se pot clasifica astfel:

- *Teste sincrone*, care se aplică atât modulelor *hardware* cât și *software*.
- *Teste de diagnostic*, care se aplică de regulă prin excitarea unei componente cu un set de semnale pentru care sunt cunoscute semnalele de ieșire corecte, semnalele obținute fiind comparate cu valorile așteptate.
- *Teste prin multiplicare*, care constau în multiplicarea activității echipamentului testat. (Dublarea echipamentului original, copia funcționând simultan. Rezultatul testului se obține prin compararea ieșirile obținute).
- *Teste prin inversarea funcțiilor echipamentului*. Acestea se pot utiliza pentru acele echipamente cu relații intrare - ieșire simple. (Ex. banda magnetică – se citesc apoi datele înscrise pe bandă și se compară cu cele originale, codificatoare-decodificatoare).
- *Teste de paritate*, utilizate pentru transmisii de date.

5.2. Metode de generare a secvențelor de test utilizate în diagnoza defectelor

Un test de diagnoză reprezintă succesiunea vectorilor (semnalelor) de intrare, aplicați la intrările primare, împreună cu vectorii (semnalele) de ieșire, prezenți la ieșirile primare ale echipamentului. Testele de diagnoză se pot clasifica în:

- *Teste parametrice*, care implică verificarea caracteristicilor parametrice (tensiuni, impedanțe etc).
- *Teste funcționale*, care implică verificarea funcțiilor logice ale circuitelor, utilizând dicționare de defectări care permit verificarea conformității funcțiilor răspuns.

Testele funcționale pot fi:

- *exhaustive* – când verifică toate combinațiile posibile;
- *parțiale* – verificarea făcându-se numai pentru combinațiile cele mai probabile în funcționarea curentă a echipamentului;
- *statistice* – secvențele de test fiind date aleator cu o lege de repartiție uniformă.
- *Teste dinamice*, care implică și verificarea timpului de răspuns și de comutație în condiții reale de utilizare.

5.2.1. Metode de generare a secvențelor de test pentru circuite logice

În cazul echipamentelor compuse din module logice se pot utiliza următoarele tipuri de metode pentru generarea secvențelor de test:

- *Metode analitice și funcționale* – după cum generarea secvențelor de test ține seama de structura circuitelor sau numai de funcția lor logică.
- *Metode deterministe și probabilistice* – după principiul utilizat.

Metode deterministe: generarea secvențelor de test prin analiza și simularea funcțiilor logice. Combinația semnalelor de test la intrările primare este impusă pe baza analizei structurii circuitului, iar prin schimbarea comportării acestuia în prezența anumitor defectări se determină defectările susceptibile de a fi puse în evidență cu secvența de test respectivă la intrările primare.

A) Simularea deductivă. Aplicarea acestei metode constă în partiționarea echipamentului în circuite elementare și disjuncte funcțional, dezvoltând în continuare o combinație de teste pentru fiecare dintre circuitele elementare,

pe baza logicii circuitului. Metoda este utilă pentru circuitele simple, dar nu este indicată pentru circuitele complexe.

Exemplu: Metoda căii sensibile. Această metodă constă în alegerea câtorva căi de propagare de la un punct de manifestare a defectului spre ieșirile circuitului.

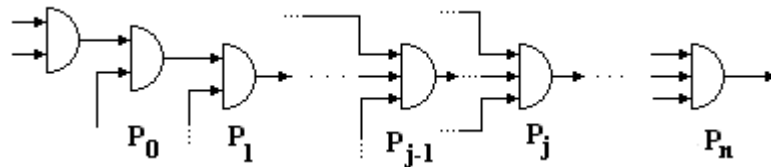


Fig. 5.2. Cale sensibilă la propagarea unui defect

Dacă se consideră că defectul se manifestă la ieșirea porții P_0 , atunci calea sensibilă va fi formată din porțile P_1, P_2, \dots, P_n , astfel stabilite încât semnalele de la ieșirea oricărei porți P_j să fie determinate numai de către semnalul de intrare care vine de la poarta P_{j-1} (figura 5.2). În acest fel, semnalul de la ieșirea porții P_0 va fi dedus doar din observarea semnalului de la ieșirea porții P_n . Semnalele de intrare pentru poarta P_0 se deduc în funcție de semnalele impuse ieșirii porții P_0 .

Problema testării în cazul în acestei metode se poate formula astfel: având un set de căi sensibile trebuie găsită o combinație de semnale la intrările primare care va realiza toate intrările necesare acestei căi de porți.

Se consideră că ieșirea porții P_2 (figura 5.3) este blocată, în "1". Semnalul $x_3 = 1$ va pune în evidență defectarea porții P_2 . Ieșirea $y_{P_2} = 0$ dacă defectul este absent și $y_{P_2} = 1$ dacă defectul este prezent.

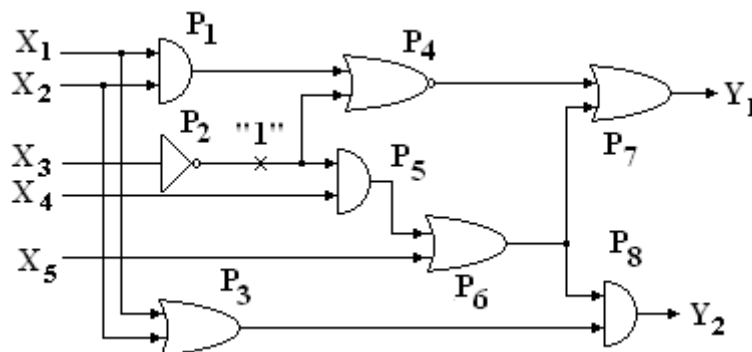


Fig.5.3.Circuit utilizat pentru exemplificarea metodei căii sensibile

În prima etapă se alege arbitrar calea de porți logice P_2, P_5, P_6, P_8 de la P_2 la ieșire. Pentru ca această cale să fie o cale sensibilă la propagarea defectului trebuie îndeplinite condițiile:

- $x_4 = 1$, pentru a sensibiliza poarta P_5 ;
- $x_5 = 0$, pentru a sensibiliza poarta P_6 ;
- $y_{P_3} = 1$, pentru a sensibiliza poarta P_8 .

În etapa a doua se găsește vectorul test la nivelul intrărilor primare, astfel:

- din etapa I avem: $x_3 = 1, x_4 = 1$ și $x_5 = 0$;
- pentru ca $y_{P_3} = 1$ trebuie ca $x_1 = 1$ și $x_2 = 0$, sau $x_1 = 0$ și $x_2 = 1$, sau $x_1 = 1$ și $x_2 = 1$.

Se obține vectorul de test: $T_1 = (x_1, x_2, x_3, x_4, x_5, y_2) = (1, 0, 1, 1, 0, 1)$, care identifică defectarea.

Pentru $y_2 = 1$ defectul este prezent, $y_2 = 0$ indicând absența defectării considerate. Defectarea nu se observă la ieșirea y_1 , deoarece calea P_2, P_4, P_7 nu este sensibilă la propagarea defectării considerate. Pentru $y_{P_4} = 0$ și $y_{P_6} = 1$ rezultă $y_1 = 1$ atunci când defectul *este prezent* și pentru $y_{P_4} = 1$ și $y_{P_6} = 0$ rezultă $y_1 = 1$, când defectul *nu este prezent*.

Metoda căii sensibile nu conduce întotdeauna și pentru orice tip de circuit logic la un test de diagnostic.

B) Generarea secvențelor de test pe principii probabilistice

Detectarea erorilor/defectelor se bazează în acest caz pe natura aleatoare și pe numărul foarte mare al vectorilor de test.

Metoda generării aleatoare a testelor

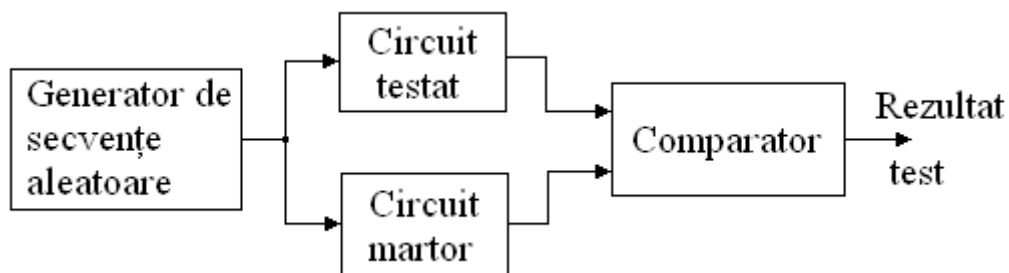


Fig. 5.4. Structura utilizată pentru realizarea testării cu secvențe aleatoare.

Intrările circuitului testat și cele ale unui circuit martor sunt baleiate în paralel în momentul efectiv al testării de către secvențele de test generate aleator. Semnalele de ieșire ale celor două circuite sunt comparate: în caz de divergență a celor doi vectori ai semnalelor de ieșire, circuitul testat este considerat defect. Secvențele de detecție obținute permit stabilirea unui dicționar al defectărilor pentru circuitul respectiv și, de aceea, procedeul poate fi considerat *autoinstruibil*.

Metoda simulării Monte-Carlo

Metoda constă într-o analiză cu ajutorul unei simulări a defectărilor de detectat. Semnalele de intrare sunt obținute aleator, cu o subrutină de generare aleatoare a numerelor 0 și 1.

Se determină apoi, cu ajutorul unui simulator de circuite logice cu injecție de defectări, abilitatea fiecărui vector de test de a detecta diferitele defectări din circuit, conform unei liste de defectări. Se consideră N circuite ce sunt simulate și care sunt comparate cu un circuit martor. La fiecare neconcordanță a semnalelor de ieșire se evidențiază combinația semnalelor test necesară diagnosticării unui defect.

Această metodă de generare a secvențelor de test poate consuma foarte mult timp atunci când se cere detectarea tuturor defectărilor posibile într-un echipament, iar în unele cazuri nu este posibilă diagnosticarea tuturor defectărilor. De aceea este indicat să se combine metodele aleatoare de generare a secvențelor de test cu metodele deterministe.

5.2.2. Strategii de elaborare a secvențelor de test pentru echipamentele mari

În cazul echipamentelor mari, datorită volumului foarte mare de informație ce trebuie prelucrat la un moment dat și eterogenității echipamentelor, nu se pot utiliza aceleași teste ca în cazul circuitelor logice. Echipamentele mari au de regulă o structură complexă, conținând unități diferite: electronice, electromecanice, unități de adaptare etc.

Datorită eterogenității, în cazul echipamentelor mari se pot aplica doar teste de tip funcțional. Echipamentul complex este partiționat în module funcționale, pentru fiecare modul se generează secvențele de test și apoi se compun aceste secvențe pentru ansamblul general.

Este necesar ca generarea testelor să se realizeze la nivelul fiecărui modul și să ia în considerare compunerea acestor module în structura echipamentului, deoarece nu este întotdeauna posibilă propagarea spre ieșire a oricărei secvențe de semnale care conțin o informație în vederea diagnosticării unui defect. Rezultă că eficacitatea testului este determinată de modul alegerii modulelor componente ale echipamentului considerat.

Partiționarea unui echipament se poate face în două moduri:

- printr-un *decupaj funcțional* al echipamentului, ce facilitează compunerea modulelor în echipament;
- printr-un *decupaj structural* al echipamentului, ce utilizează proprietăți ca simetria, repetitivitatea etc., de natură să faciliteze și să optimizeze cercetările cu privire la generarea testelor, atât la nivelul modulelor cât și la nivelul echipamentului în ansamblu.

În generarea secvențelor de test pot fi evidențiate strategiile de mai jos.

I. Elaborarea de teste după principiul start-small

În acest caz testarea începe cu cel mai mic modul posibil din echipament, fiecare test suplimentar adăugând apoi un nou modul pentru testare (figura 5.5). Cu toate că procedura stabilirii succesiunii testelor individuale este complexă, există însă două avantaje:

- localizarea rapidă a defectărilor, dacă se consideră că o defectare detectată nu se mai poate găsi într-un circuit nou testat, deoarece nu este posibilă trecerea la pasul următor decât după înlăturarea defectării respective;
- este rezolvată problema defectărilor multiple atunci când partiționarea echipamentului este realizată în modele suficient de mici.

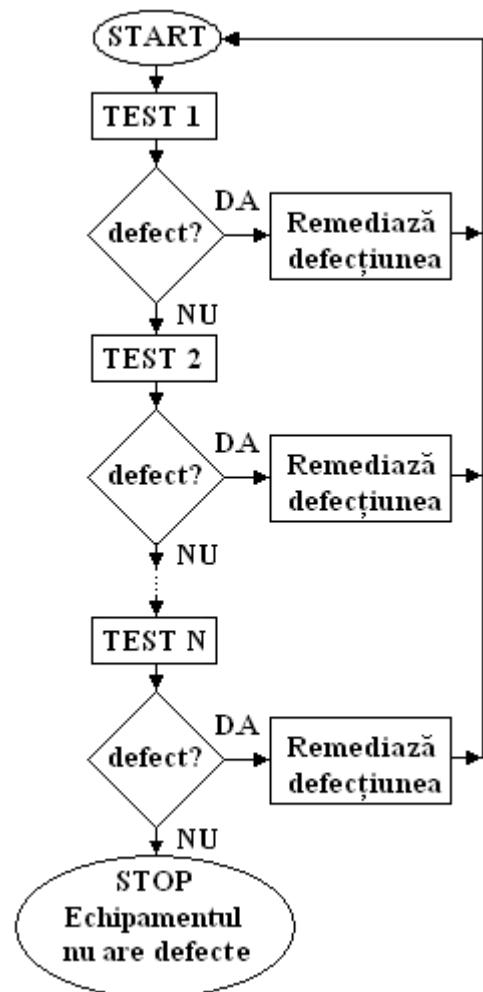


Fig. 5.5. Principiul start-small

Dificultățile care apar sunt legate de găsirea decupajului adecvat și de ordonarea circuitelor rezultate în vederea optimizării testării lor.

II. Elaborarea de teste după principiul start-big

Testul se aplică la început unei porțiuni mari din echipament și în caz de bună funcționare se continuă cu o altă unitate mare. În caz de detecție a unei defectări se procedează la o ramificare a testelor pentru a se diagnostica module din ce în ce mai mici în scopul de a se putea ajunge la identificarea defectării. Avantajul acestei abordări constă în aceea că nu este necesar un decupaj strict al echipamentului, nici o ordonare precisă a testelor, însă algoritmi de diagnosticare sunt mai complicați. Ramificarea testelor se face până se ajunge la cea mai mică parte sau componentă înlocuibilă sau reparabilă.

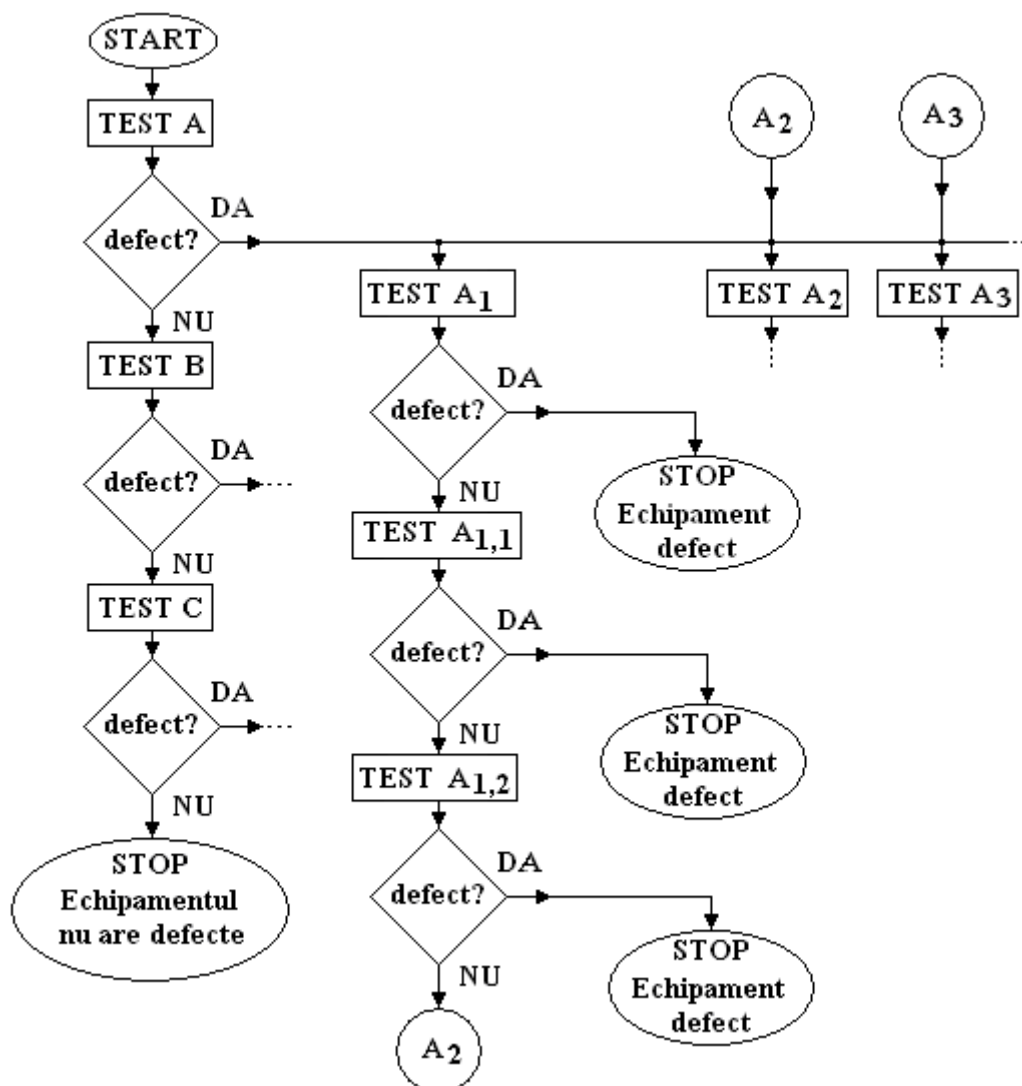


Fig. 5.6. Algoritmul de testare start-big.

5.3. Metode de derulare a testelor

Metodele de derulare a testelor pentru echipamentele digitale se pot clasifica în *secvențiale* și *combinacionale*. În cazul metodei de testare secvențială, cel de-al i - lea vector de test este determinat pe baza răspunsurilor la cei $i - 1$ vectori de test anteriori. În cazul testării combinatoriale, cel de-al i - lea vector de test este independent de vectorii test anteriori [2].

I. Metoda testării secvențiale

Se consideră un echipament partiționat în șapte module identice $S_1 \dots S_7$, cărora li se aplică trei secvențe de test T_1, T_2, T_3 , rezultând patru tipuri de semnale răspuns: y_1, y_2, y_3, y_4 (tabelul 5.1).

Se obține un arbore de diagnostic în care fiecare defectare corespunde unei ramuri, dar nu în mod necesar și invers, terminațiile ramurilor corespund locurilor unde s-a oprit testarea, când s-a identificat o defectare (figura 5.7).

În cazul analizat s-a cunoscut apriori faptul că modulul S_1 este în stare bună de funcționare și, prin convenție, a fost plasat pe ramura superioară a arborelui.

Tabelul 5.1

Test	Răspuns			
	y_1	y_2	y_3	y_4
T_1	$S_1 S_2 S_3$	S_5	$S_4 S_6$	S_7
T_2	$S_1 S_2 S_3$	$S_5 S_7$	S_6	S_4
T_3	S_1	$S_2 S_4 S_5$ $S_6 S_7$	S_3	---

Prin aplicarea testului T_1 s-a obținut o partiționare în patru clase a celor șapte module în funcție de semnalele de ieșire Y_i . Pentru repartizarea ulterioară a claselor $S_1 S_2 S_3$ și $S_4 S_6$ este necesar să se utilizeze testele T_2 și T_3 . Se ajunge astfel la identificarea într-un mod unic a unui echipament, deci la un procedeu de testare cu rezoluție de diagnosticare maximă. După fiecare test, aplicarea testului următor se face în funcție de rezultatele obținute anterior. În mod uzual se adoptă testul care furnizează cea mai mare cantitate de informație.

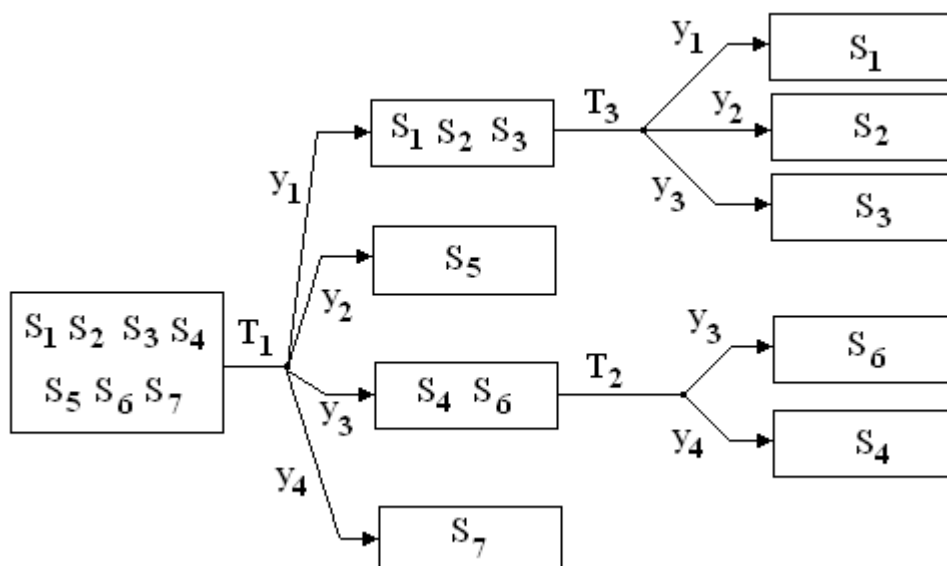


Fig. 5.7. Arborele de diagnostic în cazul testării secvențiale

II. Metoda testării combinaționale

Această metodă conduce la o creștere a numărului de teste, dar necesită o memorie mai redusă pentru stocarea datelor obținute. Redundanța proprie acestei metode de testare poate conduce la detectarea unor defectări care nu au fost considerate printre defectările posibile la generarea testelor, ceea ce compensează timpul mai mare necesar testării.

Aplicarea testelor într-o ordine prestabilită conduce la un dicționar al defectărilor. Se consideră exemplul anterior și se aplică succesiv testele T_1, T_2, T_3 , rezultând graful din figura 5.8:

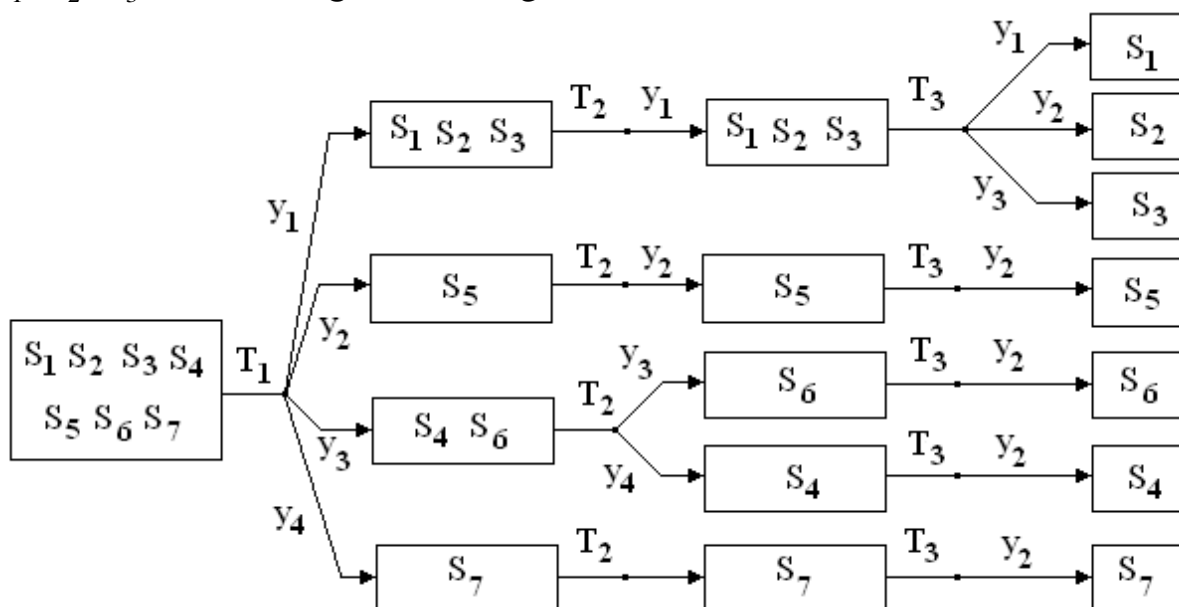


Fig. 5.8. Arborele de diagnostic în cazul testării combinaționale

În urma aplicării tuturor testelor de diagnoză într-o ordine prestabilită, se obține un arbore de diagnoză, iar dicționarul de defectări rezultat este prezentat în tabelul 5.2.

Tabelul 5.2

Echipa mente	Răspunsuri la testele:			Obs.
	T ₁	T ₂	T ₃	
S ₁	y ₁	y ₁	y ₁	S ₁ - bun
S ₂	y ₁	y ₁	y ₂	S ₂ - defect
S ₃	y ₁	y ₁	y ₃	S ₃ - defect
S ₄	y ₃	y ₄	y ₂	S ₄ - defect
S ₅	y ₂	y ₂	y ₂	S ₅ - defect
S ₆	y ₃	y ₃	y ₂	S ₆ - defect
S ₇	y ₄	y ₂	y ₂	S ₇ - defect

Deoarece numărul de combinații ale semnalelor care detectează defectările variază de la o defectare la alta, prin ordonarea combinațiilor semnalelor de test în sensul descreșterii numărului de defectări detectate, devine posibilă terminarea testării într-un timp mai scurt.

Cu toate că are inconvenientul necesității de a memora rezultatele intermediare, metoda testării secvențiale are avantajul de a fi mai rapidă întrucât sunt aplicate numai combinațiile de test necesare. Metoda testării combinaționale nu necesită memorarea rezultatelor testelor însă este de durată mai lungă întrucât trebuie executate toate testele, chiar dacă a fost identificată o defectare.

5.4. Echipamente autotestabile

Procedeul autotestării constituie baza implementării tolerării dinamice a defectărilor. Funcția de *autotestabilitate* trebuie să fie inclusă atât în echipamentele autoreparabile, cât și în cele reconfigurabile [2].

Implementarea echipamentelor tolerante la defectări presupune realizarea unor structuri autotestabile cu o siguranță în funcționare foarte ridicată. Se definește echipamentul total autotestabil ca fiind echipamentul autotestabil și sigur în prezența defectărilor.

Un echipament autotestabil total, relativ la o anumită mulțime de defectări are proprietățile următoare:

- toate defectările acestei mulțimi sunt detectate în timpul funcționării normale a echipamentului;
- orice defectare este detectată de îndată ce a apărut.

Supravegherea unui echipament autotestabil poate fi realizată de un echipament de detecție a defectărilor conectat la ieșirile de test (figura 5.9).

Acest echipament de supraveghere va forma semnalul de alarmă sau *STOP* și va acționa comutarea rezervelor echipamentului sau reconfigurarea sa, atunci când echipamentul are o structură redundantă dinamică, sau va acționa asupra altui echipament de decizie.

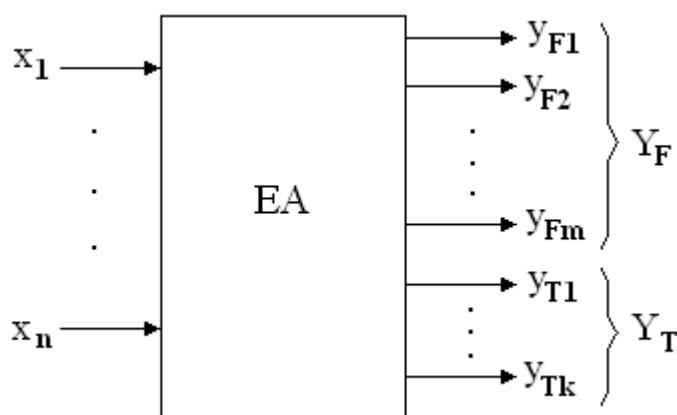


Fig. 5.9. Echipament autotestabil

Structura unui circuit de detecție a defectărilor este cu atât mai complicată cu cât numărul variabilelor de test y_{Ti} este mai mare. Schema bloc prezentată în figura 5.10 este compusă dintr-un circuit de control (CC) și un circuit pentru formarea semnalelor de *ALARMĂ* sau *STOP*.

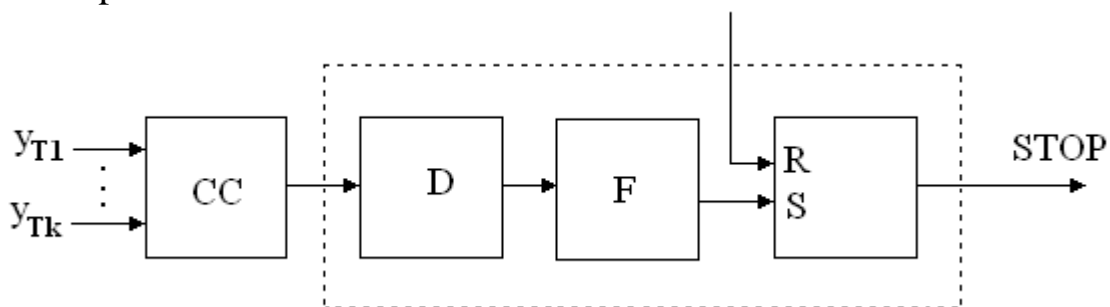


Fig.5.10. Circuit de detecție a defectărilor

Circuitul de control trebuie să îndeplinească condițiile următoare:

- toate semnalele de test ale echipamentului autotestabil controlat trebuie să fie observabile la ieșirea sa;
- orice defectare care apare în funcționare trebuie să fie detectată în cursul funcționării sale normale.

Circuitul de formare a semnalului de *ALARMĂ* sau *STOP* trebuie să aibă în componere următoarele elemente:

- un circuit de detecție D , care să detecteze configurația semnalelor de test care nu aparțin unei stări de bună funcționare;
- un filtru F , pentru a fi eliminate eventualele configurații tranzitorii;
- un circuit care să asigure memorarea erorii detectate de circuitul D , de exemplu un circuit basculant bistabil de tip RS .

Utilizarea filtrului F nu mai este necesară atunci când circuitul de detecție este sincronizat de un semnal de tact. Realizarea unui echipament autotestabil poate fi condiționată de apariția anumitor tipuri de defectări apriori considerate, funcție de tipul de aplicație avut în vedere pentru echipamentul respectiv și tehnologia de fabricație folosită.

Echipamentele total autotestabile pot fi clasificate după tipul redundanței utilizate, în:

- echipamente total autotestabile cu structură redundantă separabilă;
- echipamente total autotestabile cu structură redundantă neseparabilă.

A) Echipamentele total autotestabile cu structură redundantă separabilă, se pot împărți la rândul lor astfel:

a₁) Echipamente autotestabile cu structură dublată (figura 5.11).

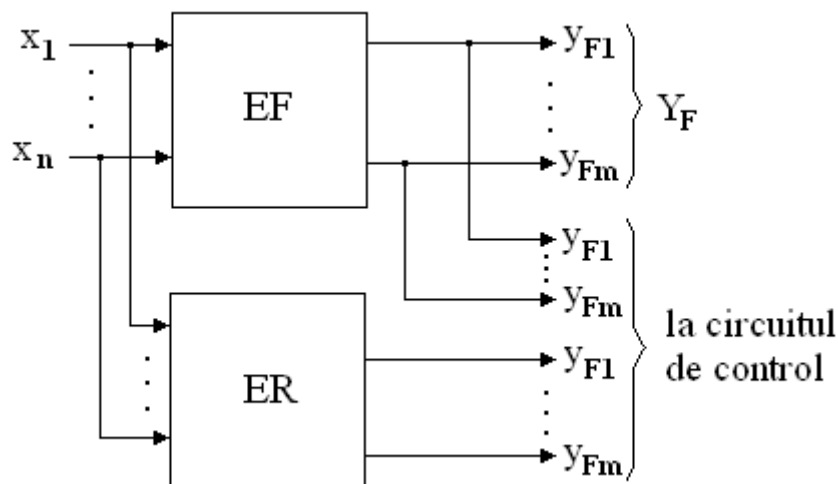


Fig. 5.11. Echipament autotestabil cu structură dublată

Modulul redundant este identic cu cel funcțional. Semnalele de ieșire sunt trimise la circuitul de control, care în caz de necoincidență va genera semnalul de *ALARMĂ* sau *STOP*. Structura este simplă și se poate aplica oricărui echipament. Pentru a evita erorile de proiectare care ar putea afecta în același mod cele două module este de preferat ca modulul redundant să

fie realizat cu o altă schemă dar să îndeplinească aceleași funcții ca modulul funcțional. Apar probleme de sincronizare între cele două module și probleme legate de costul ridicat al soluției.

a₂) Echipamente autotestabile cu inversarea funcției intrare/ieșire (figura 5.12).

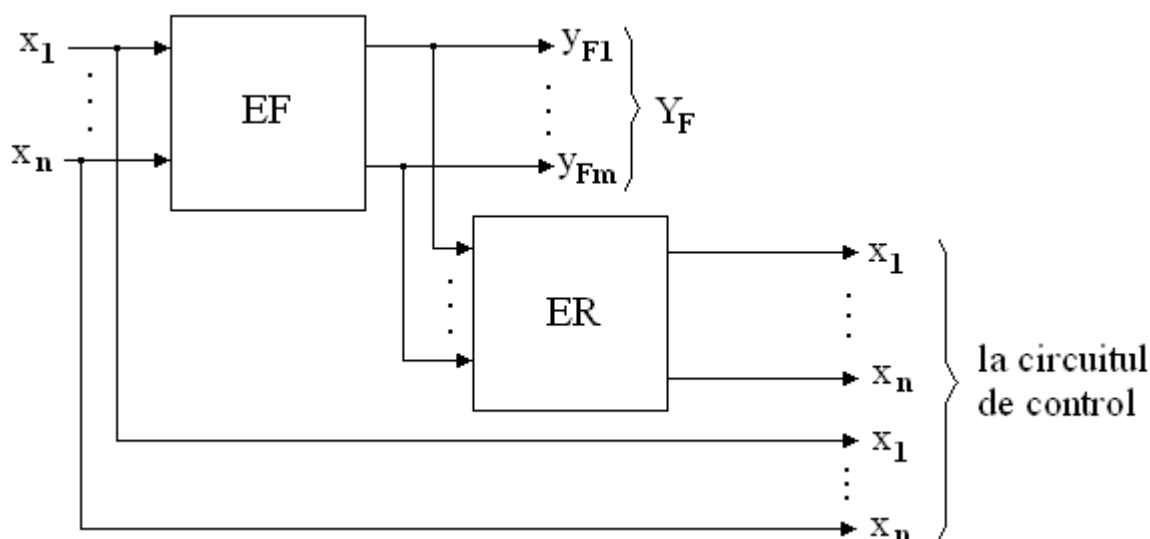


Fig. 5.12. Echipament autotestabil cu inversarea funcției intrare/ieșire

Această soluție nu se poate aplica decât pentru echipamente cu funcții I/E simple, pentru care se poate determina funcția inversă a modului funcțional (ex. codificatoare - decodificatoare etc).

Costul unui astfel de echipament poate depăși dublul costului echipamentului de bază. Apar probleme de sincronizare, întrucât timpii de propagare prin cele două module sunt diferiți.

a₃) Echipamente autotestabile cu coduri detectoare de erori (figura 5.13).

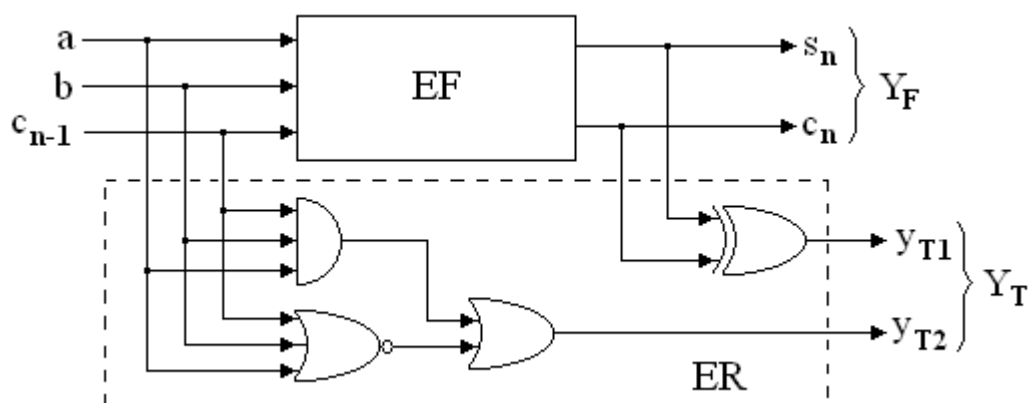


Fig. 5.13. Echipament autotestabil cu coduri detectoare de erori

Modulul redundant (reprezentat cu linie întreruptă) al echipamentului autotestabil considerat realizează o codare a semnalelor de intrare și ieșire ale modulului funcțional.

În figura 5.13 este prezentat un echipament cu intrările a, b, c_{n-1} și ieșirile s_n, c_n . Blocul de formare a semnalelor de test formează semnalele Y_{T_1}, Y_{T_2} astfel încât $\{Y_{T_1}, Y_{T_2}\} = \{0, 1\}$ sau $\{1, 0\}$ pentru o funcționare normală și $\{Y_{T_1}, Y_{T_2}\} = \{0, 0\}$ sau $\{1, 1\}$ în prezența unor defectări în echipamentul funcțional.

B) Echipamente autotestabile cu structură redundantă neseparabilă. Acestea includ echipamentele autotestabile sintetizate pe baza utilizării codurilor redundante de tip neseparabil pentru codarea informațiilor de intrare/ieșire. *Exemplu:* echipamentele ce utilizează codul k din n . Aceste echipamente vor avea un preț de cost mai redus față de echipamentele autotestabile cu structură dublă.

5.5. Metode de asigurare a unei testabilități facile

Testabilitatea unui echipament constituie aptitudinea acestuia de detectare și localizare ușoară a defectărilor posibile. Aceasta înseamnă că echipamentul posedă o colecție de teste ușor de generat, aplicat și evaluat, care permit obținerea unei localizări precise a defectărilor. Testabilitatea se realizează în faza de proiectare, regulile de proiectare urmărind să crească *controlabilitatea* și *observabilitatea* echipamentelor respective.

O metodă generală de a produce programe de test pentru circuitele electronice constă în a verifica funcțional fiecare bloc identificabil în circuitul respectiv. Fie un circuit logic complex de tip integrat, reprezentat în figura 5.14:

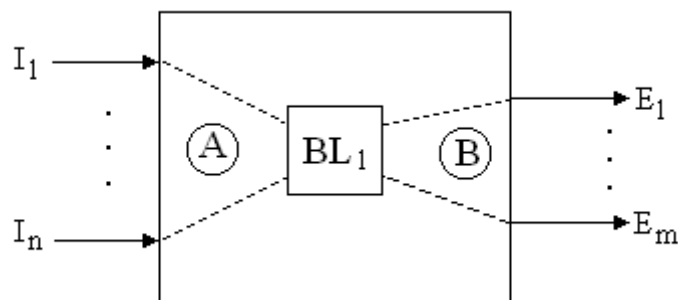


Fig. 5.14. Circuit integrat complex

Dacă se consideră blocul BL_1 , stabilirea unor configurații de semnale pentru testare pe intrările sale presupune posibilitatea controlării valorilor logice ale nodurilor de rețea din regiunea A prin intermediul vectorilor de test aplicați pe intrările primare $I_1 \dots I_n$.

Măsura în care este posibilă asigurarea de valori logice bine definite unui nod al rețelei, prin intermediul vectorilor aplicați pe intrările primare, poartă numele de *controlabilitate* a nodului respectiv.

Dacă se rezolvă problema configurațiilor logice necesare pentru intrările blocului logic testat, rămâne în continuare să se rezolve problema observării ieșirilor acestuia, întrucât nu întotdeauna acestea pot fi în contact direct cu ieșirile primare. Rezolvarea acestei probleme presupune stabilirea unor căi de comunicație prin zona B între ieșirile blocului testat și ieșirile primare ale echipamentului.

Măsura în care comportarea unui nod al rețelei logice poate fi transmisă către una dintre ieșirile primare se numește *observabilitatea* nodului respectiv.

Proiectarea circuitelor testabile se bazează pe două metode:

- Prima metodă pornește de la proiectarea existentă și introduce elemente logice adiționale, ceea ce conduce la o creștere a complexității circuitului, dar reduce numărul de teste necesare pentru diagnoză. Această metodă se poate aplica pentru rezolvarea problemelor de testabilitate la nivelul de plăci de circuite imprimate echipate cu componente și echipamente, prin introducerea unor puncte de test suplimentare.
- A doua metodă constă în proiectarea circuitelor astfel încât să fie ușor testabile. Această metodă poate introduce întârzieri mari în propagarea semnalelor și o creștere a numărului de porți logice.

În cazul circuitelor integrate, unde numărul terminalelor este limitat nu se pot introduce puncte de test suplimentare decât, cel mult, în faza de fabricație.

Pentru implementarea primei metode în cazul circuitelor LSI sau VSLI se poate opta pentru generarea în circuit a unor secvențe de test pseudoaleatoare [2].

Generarea vectorilor de test poate fi făcută utilizând un registru de deplasare cu bucle de reacție ce extrag informația din diferite puncte ale registrului și o transportă la intrarea acestuia, structura unui astfel de registru fiind prezentată în figura 5.15. (*LFSR – Linear Feedback Shift Register*).

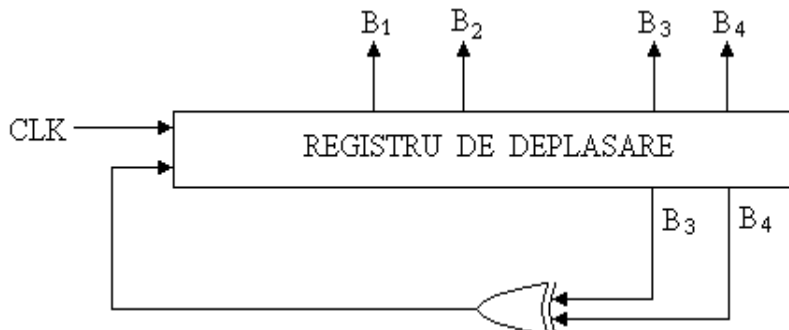


Fig. 5.15. Generarea vectorilor de test utilizând registre de deplasare.

Metoda este simplă, ușor de implementat și permite obținerea prin metode nedeterminate a unui număr mare de vectori de test, $d_e = 2^{n-1}$.

Metodele de analiză a rezultatelor aplicării secvenței de test constau fie în numărarea tranzițiilor, fie în analiza de semnătură (figura 5.16).

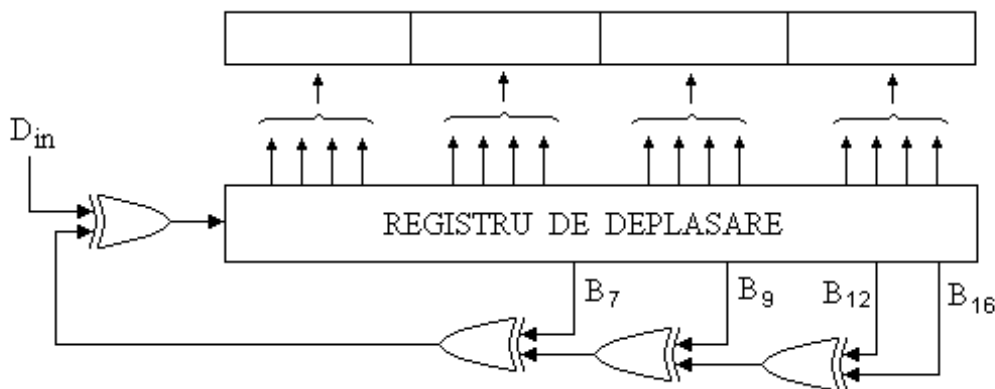


Fig. 5.16. Implementarea metodei analizei de semnătură utilizând un registru de tip LSFR

În cazul metodei analizei de semnătură, elementul constructiv fundamental este un *LFSR*, căruia i se aplică la intrare printr-o poartă *SAU-EXCLUSIV* două surse de informație: șirul de m biți rezultați în urma aplicării secvenței de test și șirul de semnale de pe bucla de reacție realizată cu prize de semnal în diferite puncte ale registrului. La terminarea secvenței de test, *LFSR* conține un cuvânt de n biți care poartă denumirea de **semnătură** a șirului de m biți prelucrați.

Cea de a doua metodă presupune utilizarea tehnicii de proiectare *LSSD* (*Level Sensitive Scan Design*), folosită cu precădere pentru circuitele electronice integrate de tip *LSI* sau *VLSI*. Implementarea acestei metode se bazează pe următoarele concepte:

1. Circuitul funcționează sincron. Toate schimbările de stare a circuitului sunt determinate de nivelul logic al semnalului de test și nu de fronturile acestuia. De asemenea, stările stabile apărute ca răspuns la modificările semnalelor de intrare sunt independente de intrările datorate propagărilor pe căile de transfer (interconexiuni, porți etc.).

Răspunsul este independent de ordinea în care se produc schimbările semnalelor de intrare în cadrul aceleiași perioade de tact. Această proprietate de sensibilitate la nivel reduce dependența circuitului de parametrii săi de curent alternativ: degradarea fronturilor, întârzieri de propagare etc.

2. Circuitul trebuie să posede căi de acces serial. Pentru aceasta se folosesc structuri logice special proiectate în acest scop, de tip *SRL* (*polarity – Hold Shift Register Latch*), a căror schemă bloc este prezentată în figura 5.17, iar schema electrică la nivel de porți logice este dată în figura 5.18.

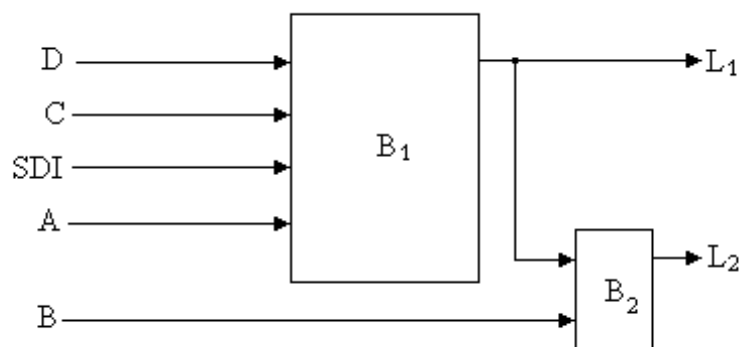


Fig. 5.17. Schema bloc a unei structuri SRL

În figura 5.17, blocurile B_1 și B_2 reprezintă două circuite bistabile conectate în configurație master-slave.

Bistabilul B_1 constituie dispozitivul de memorare a stării echipamentului în funcționare normală, având intrarea de date pe D , semnalul de tact al echipamentului pe intrarea C și ieșirea pe L_1 . Pe perioada funcționării normale, semnalele “Scan Clock A ” și semnalele de tact pe B sunt fixate în “0”. Memorarea datelor din echipament se realizează la revenirea în “0” a semnalului de tact.

Pentru a configura această structură ca element al unei căi de acces serial semnalul de tact pe intrarea C trebuie blocat în "0" acționându-se asupra intrării A . Ca urmare, valoarea logică existentă pe intrarea SDI se încarcă în bistabilul L_1 , la revenirea în "0" a intrării A . Transferarea acestei informații în bistabilul L_2 se realizează la revenirea în "0" a semnalului de tact aplicat pe intrarea B .

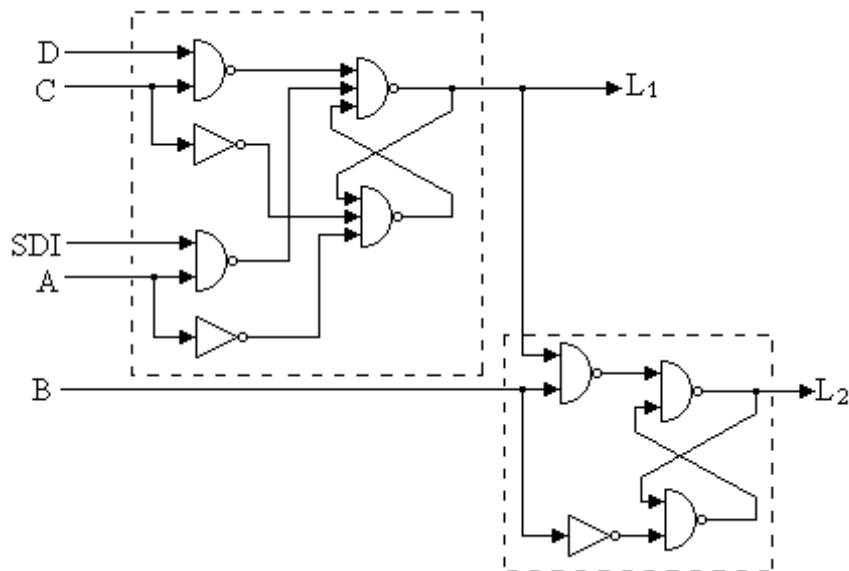


Fig. 5.18. Schema electrică a structurii SRL, la nivel de porți logice

Realizarea unei testări automate în tehnica *LSSD* presupune următoarele etape:

- a) se testează registrele *SRL*, transferându-se în mod serial o secvență logică cunoscută.
- b) se testează blocurile combinaționale, transferându-se la intrarea lor vectorii de test necesari prin intermediul unui registru de deplasare.
- c) se citește vectorul semnalelor rezultate la ieșirea blocului combinațional, extrăgându-se informația în mod serial prin intermediul registrului de deplasare.
- d) se repetă acțiunile de la punctele *b* și *c* până la expirarea programului de test.

Exemplu de utilizare a tehnicii *LSSD* pentru implementarea autotestabilității. În figura 5.19 este prezentat modul în care se poate descompune un circuit complex în vederea testării automate, iar în figura 5.20 este prezentată utilizarea structurilor de tip *SRL*.

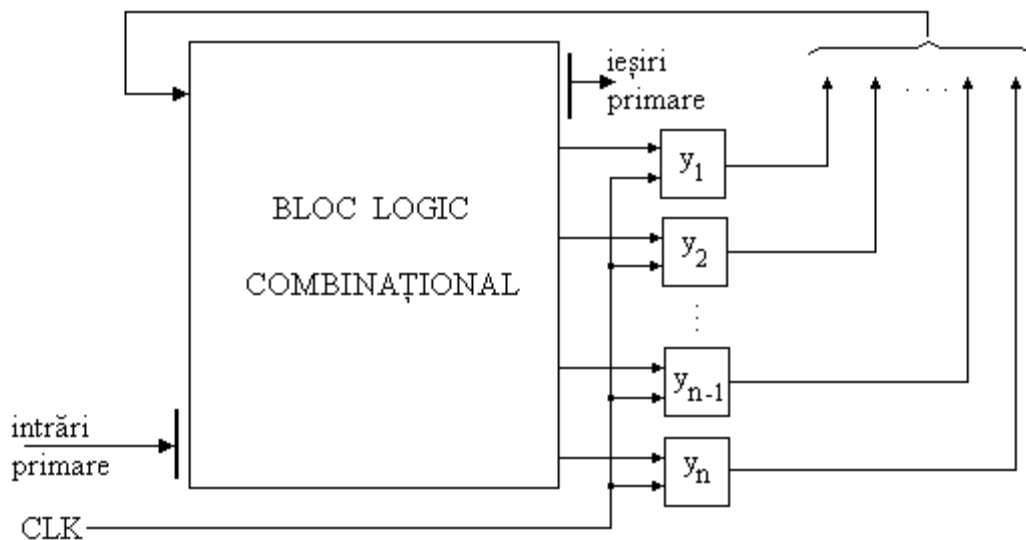


Fig. 5.19. Structura unui circuit complex

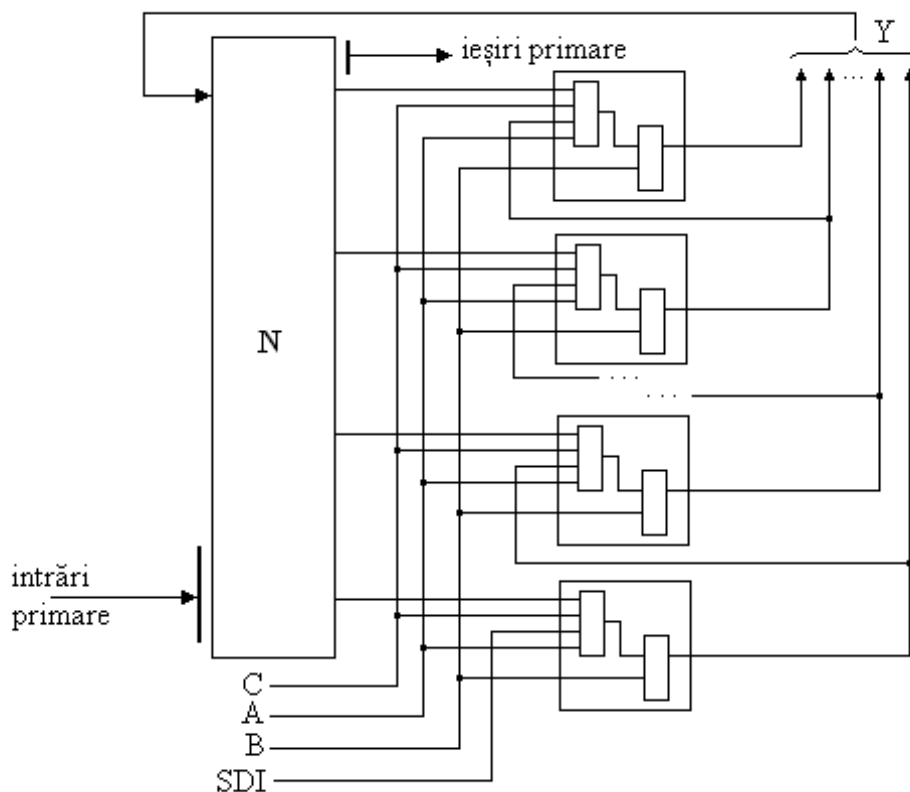


Fig. 5.20. Utilizarea structurilor SRL pentru implementarea autotestabilității

Avantajele tehnicii de proiectare ce utilizează structuri *LSSD*:

- elimină dependența bunei funcționari a echipamentului de variabilele dinamice (timpii de creștere și de cădere a nivelurilor de semnal, timpii de propagare etc);
- există posibilitatea de a întrerupe bucla de reacție prin trecerea circuitului în regim de deplasare, eliminându-se o cauză majoră a

difficultăților întâmpinate în activitatea de diagnoză pentru circuitele logice secvențiale.

Dezavantajele tehnicii de proiectare ce utilizează structuri *LSSD*:

- creșterea numărului de porți logice necesare implementării funcției logice;
- obligația de a folosi o logică sincronă, care impune o serie de restricții de proiectare;
- imposibilitatea de a executa teste la viteză mare a circuitului investigat, deci de a pune în evidență defecte dinamice.

Această tehnică de proiectare permite creșterea observabilității și controlabilității circuitelor integrate de tip *LSI* și *VLSI*, ceea ce permite utilizarea acestor structuri în echipamentele de înaltă fiabilitate și, în special, în echipamentele tolerante la defectări.

5.6. Probleme specifice ale tehnicilor de implementare a toleranței la defectări

În implementarea *toleranței la defectări* au fost prezentate două strategii de bază: redundanță statică și redundanță dinamică.

Tehnicile de redundanță statică, aplicate la nivel hardware, se referă la utilizarea unor componente suplimentare care formează o parte permanentă a echipamentului și servesc la mascarea semnalelor eronate generate de prezența unor defectări.

Tehnicile de redundanță dinamice tolerează defectările prin reorganizarea activă a echipamentului la apariția acestora, astfel încât o componentă defectă este înlocuită efectiv de o componentă aflată în bună stare de funcționare. Această operație este realizată în trei etape, așa cum rezultă și din diagrama din figura 5.21, [2].

În prima etapă se realizează detecția defectării echipamentului. Procedeele de test folosite urmăresc să detecteze defectul și să-l izoleze la o unitate înlocuibilă sau reparabilă.

În etapa a doua se produce înlăturarea defectului prin repararea, înlocuirea modulului defect cu unul de rezervă sau reconfigurarea echipamentului în jurul modulului defect.

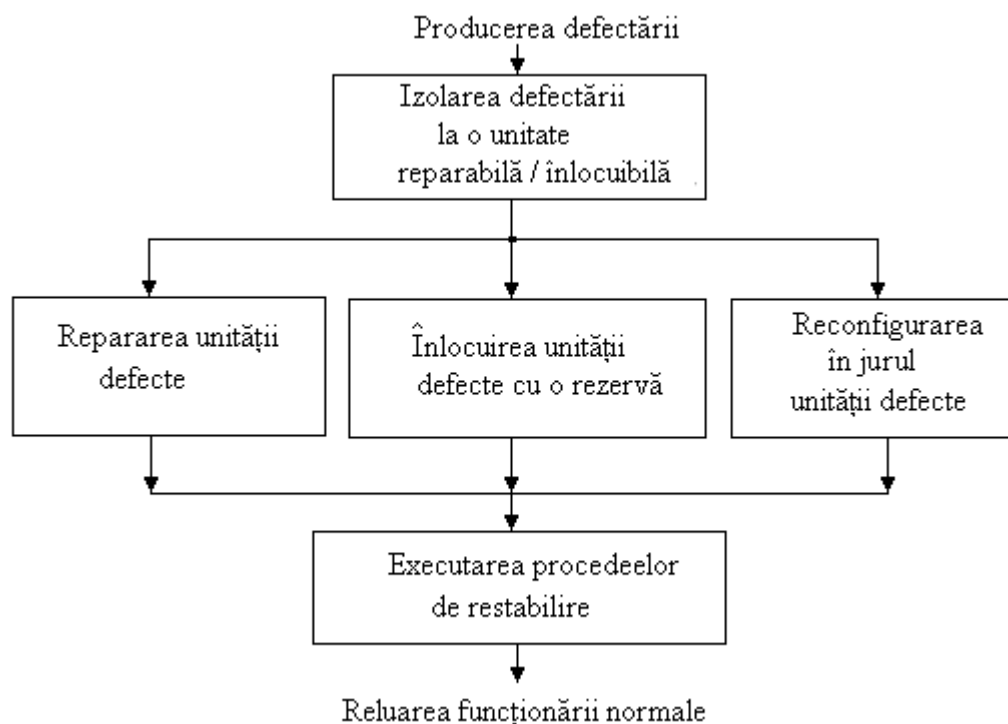


Fig. 5.21. Etapele tolerării dinamice a defectărilor

În etapa a treia se realizează revenirea echipamentului la o stare funcțională parcursă de acesta înainte de manifestarea defectului, după care operarea echipamentului este reluată din acel punct.

În general, orice procedeu de restabilire a funcționării unui echipament constă din următoarele etape:

- detecția unui defect / erori;
- recunoașterea defectului / erorii;
- restabilirea funcționării echipamentului;
- diagnosticarea defectului / erorii și repararea.

De cele mai multe ori, detecția defectului / erorii este o funcție realizată integral de o varietate de procedee implementate cu mijloace hardware. În toate cazurile, testele de detecție sunt examinate de programe care asigură validarea lor.

Obiectivul recunoașterii defectului / erorii constă în identificarea modulului funcțional la nivelul căruia s-a produs defectul / eroarea, precum și în discriminarea defectelor hardware permanente de cele tranzitorii.

Desfășurarea pasului următor are în vedere existența sau nu a unei rezerve a modulului funcțional identificat ca defect. În cazul în care nu există o

rezervă disponibilă, se inițializează acțiunile de diagnosticare și reparare a modului defect.

Operarea normală a echipamentului, întreruptă în momentul detecției defectului / erorii, este suspendată și pe perioada de diagnoză și reparare. După terminarea reparării se execută restabilirea funcțiilor echipamentului și se reia funcționarea normală.

Evenimentele ce se derulează în acest caz sunt prezentate în diagrama din figura 5.22.

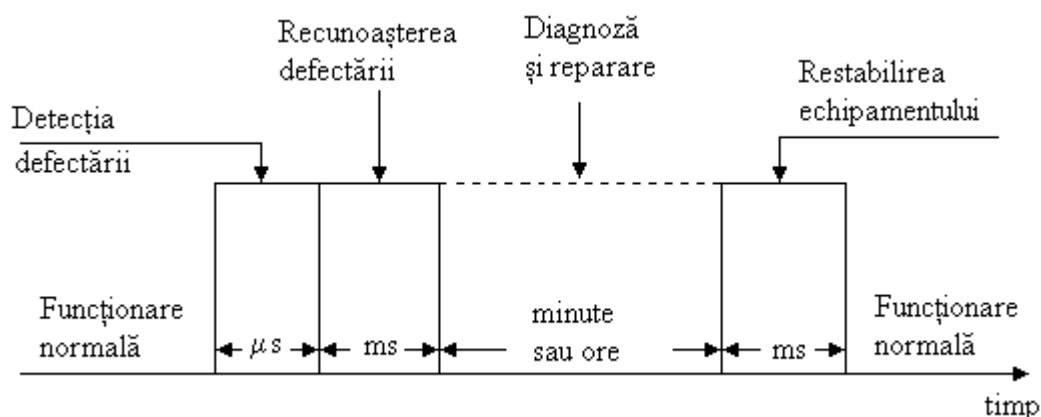


Fig. 5.22. Etapele procesului de restabilire a funcționării unui echipament de calcul neredundant în cazul apariției unei defectări

În cazul în care există o rezervă disponibilă, atunci după recunoașterea defectării se procedează la reconfigurarea echipamentului prin înlocuirea modului defect cu cel de rezervă și apoi se inițiază un procedeu de restabilire a funcționării echipamentului, reluându-se funcționarea normală.

Diagnoza și repararea modulelor funcționale defecte se poate face mai târziu, în timpul funcționării normale a echipamentului. Evenimentele ce se succed în acest caz sunt reprezentate în diagrama din figura 5.23.

O analiză a secvențelor prezentate în figurile 5.22 și 5.23 pune în evidență o serie de avantaje în ceea ce privește mentenanța echipamentelor tolerante la defectări.

În primul rând, diagnosticarea unei defectări, care consumă mai mult timp decât toate etapele procedurii de restabilire a funcționării, poate fi amânată și intercalată cu funcționarea normală a echipamentului. În al doilea rând, disponibilitatea unei rezerve permite abordarea unei metode de

diagnosticare prin comparație cu avantajul unui timp de diagnoză și cost scăzut.

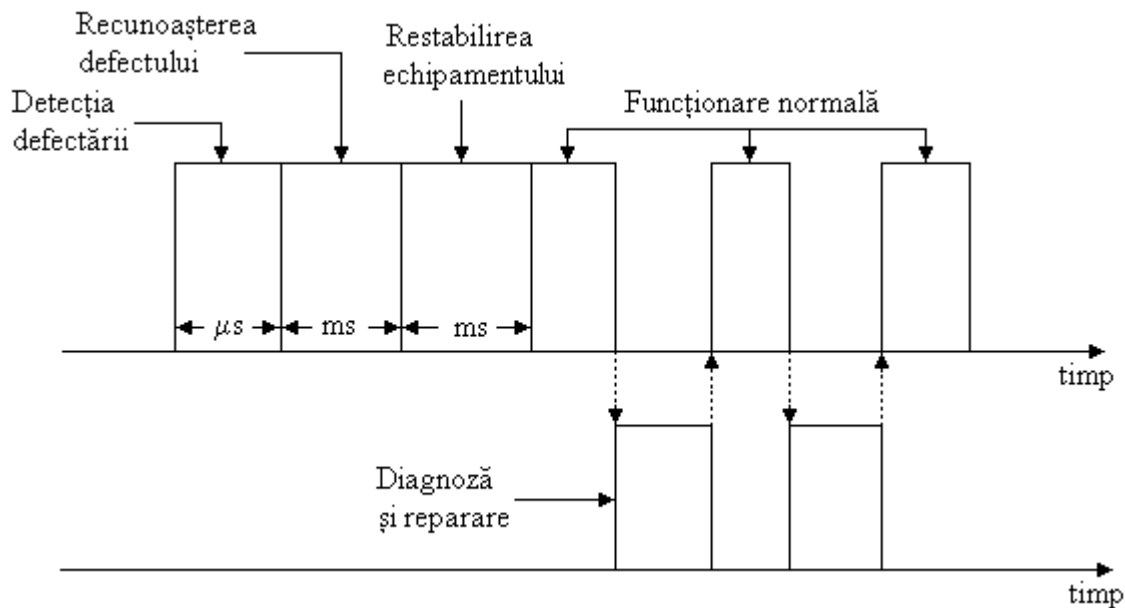


Fig. 5.23. Etapele procesului de restabilire a funcționării unui echipament de calcul redundant în cazul apariției unei defectări

Fiind mai complexe decât metodele redundanței statice, procedeele *redundanței dinamice* prezintă avantajul că modulele defecte, după ce au fost localizate sunt rapid eliminate, fiind înlocuite cu modulele bune, în timp ce în cazul redundanței statice, defectările nedectate se acumulează până ce echipamentul se defectează complet.

Echipamentele de calcul moderne sunt proiectate ca echipamente distribuite, de tip multiprocesor, oferind performanțe superioare din punct de vedere al tolerării defectărilor și al vitezei de calcul. În cazul defectării unui calculator, calculatoarele rămase în echipamentul distribuit, detectează erorile cu ajutorul echipamentului software disponibil și reconfigurează corespunzător echipamentul. Dacă echipamentul este *uniprocessor*, detecția și restabilirea se realizează cu mijloace hardware auxiliare, întrucât nu este indicat ca astfel de operații să fie executate de software-ul calculatorului defect.

În cazul echipamentelor *multiprocesor* apar probleme legate de sincronizarea semnalelor, datorită întârzierilor diferite introduse.

Exemplu: Dacă un procesor este deconectat datorită identificării unei defectări, celelalte procesoare din structura echipamentului vor “ști” acest lucru numai după recepționarea mesajului de întrerupere de către fiecare

dintre ele, astfel încât în timpul tranziției mesajului respectiv celelalte procesoare pot trimite mesaje către procesorul deja deconectat.

5.7. Tehnici de reconfigurare a echipamentelor la apariția defectărilor

Aceste tehnici au rolul de a asigura localizarea elementelor defecte, eliminarea sau izolarea acestora și introducerea automată a unor rezerve. De regulă aceste tehnici sunt implementate hardware.

În cazul echipamentelor tolerante la defectări, localizarea defectărilor se face cel mai adesea utilizând teste de diagnoză.

Aceste teste implică aplicarea la intrările primare a unor seturi de semnale pentru care sunt cunoscute seturile de semnale de ieșire corecte. Neconcordanța dintre vectorul semnalelor de ieșire obținut și cel așteptat pune în evidență un anumit defect în echipament.

Testele de diagnoză se folosesc de regulă pentru localizarea defectelor de tip hardware, dar se pot folosi și pentru produsele software.

În cazul unui echipament tolerant la defectări pentru comutație electronică *ESS No 1A (Electronic Switching System)* realizat de firma *Bell* se utilizează două procesoare, unul activ și unul de rezervă. Detecția inițială a unei defectări se face prin evidențierea unor neconcordanțe între ieșirile celor două procesoare. În etapa următoare se determină care procesor este defect printr-un test de diagnoză, unitatea defectă fiind eliminată din echipament. Se aplică apoi teste de diagnoză unității defecte până ce se izolează defectul la cea mai mică componentă înlocuibilă, după care se trimite un mesaj către operatorul uman care va efectua înlocuirea componentei / modulului specificate, cu una de rezervă [2].

În cazul altor echipamente tolerante la defectări, proiectarea a fost astfel făcută încât permite scoaterea unor componente din funcționarea curentă, aplicarea unor teste de diagnoză și, în caz de bună funcționare, reintroducerea lor în echipament.

Pentru a reduce costul realizării testelor de diagnostic în echipamentele cu structură redundantă se pot folosi comparațiile între semnalele de ieșire ale diferitelor componente din structura echipamentului care realizează aceleași funcții. Rezultatele obținute pentru un element al echipamentului

suspectat a fi defect sunt comparate cu rezultatele elementului identic din altă copie a echipamentului considerat în bună stare de funcționare.

În urma etapei de localizare a defectărilor, una sau mai multe componente ale echipamentului vor fi considerate ca defecte. Pentru a preveni ca aceste componente suspecte să influențeze viitoarea funcționare a echipamentului trebuie luate măsuri de “reparare” a echipamentului. Se consideră că “repararea” echipamentului nu implică operații de “reparare” propriu-zisă a componentelor (modulelor) defecte ci numai acțiuni de reconfigurare a echipamentului care să conducă la aducerea echipamentului într-o stare de bună funcționare.

Tehnicile de reconfigurare se pot clasifica în:

- *manuale*, când toate acțiunile sunt realizate de factorii umani;
- *dinamice*, când toate acțiunile de reconfigurare sunt realizate de către echipament, dar numai ca răspuns la instrucțiuni din afara echipamentului;
- *spontane*, când toate acțiunile sunt inițiate și realizate de către echipamentul însuși.

Reconfigurarea manuală constă din modificarea manuală a conexiunilor între componente sau înlocuirea pe aceeași cale a componentelor defecte.

Tehnicile de reconfigurare dinamică și spontană folosesc în acest scop rețele de comutație care au rolul de a modifica interconexiunile dintre componente.

Cea mai simplă strategie de reconfigurare a echipamentului, făcută în general pentru echipamente hardware, este plasarea componentelor într-o configurație de tip stand-by ca în figura 5.24.

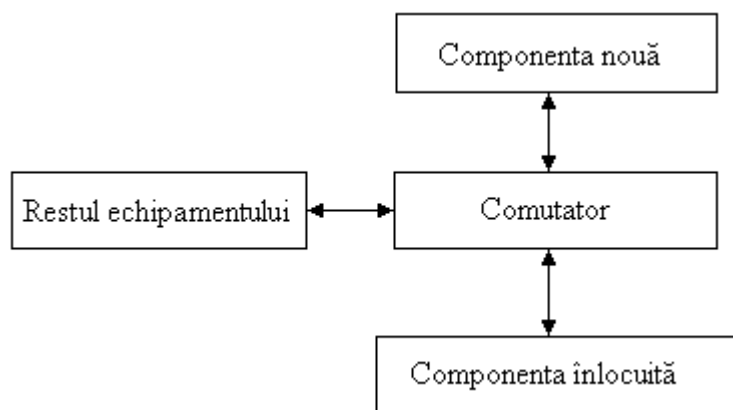


Fig. 5.24. Reconfigurarea unui echipament prin tehnici de comutație

Comutatorul prezintă interfețe cu ambele componente. Comutația de la o componentă la alta modifică ansamblul de interacțiuni ale echipamentului, dar echipamentul însuși rămâne neschimbat.

Dacă erorile de proiectare nu sunt considerate ca fiind esențiale, elementul de rezervă poate fi identic cu elementul funcțional. Dacă se dorește eliminarea erorilor de proiectare, atunci elementul funcțional și cel de rezervă sunt proiectate în mod independent.

În unele echipamente tolerante la defectări, în scopul obținerii unor avantaje din prezența elementelor de rezervă, se adoptă strategia următoare: din start toate componentele, active și de rezervă, sunt disponibile să asigure servicii, iar în momentul identificării unui defect, componenta suspectă este înlăturată. În acest mod echipamentul are o capacitate mărită de a suporta suprasolicitări și un grad de tolerare a defectărilor superior celui specificat inițial. Acest mod de operare conduce la o degradare lentă a serviciilor asigurate de echipament, datorită faptului că serviciile componentelor defecte sunt preluate de cele rămase în stare de funcționare.

Dimensiunile unităților înlocuibile influențează atât efortul necesar localizării defectelor, cât și costul întregului echipament și depind de mai mulți factori.

Unitățile mari permit o localizare mai ușoară a defectării dar impun în mod corespunzător o redundanță la nivel superior de unde poate rezulta un cost mai ridicat al echipamentului.

Unitățile mici conțin mai puține componente, putând fi proiectate pentru a avea facilități cât mai mari, dar în schimb necesită o rețea de comutație mai complexă.

Un alt factor care influențează mărimea unităților înlocuibile îl constituie nivelul la care este posibilă reparația.

